

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-199751
(P2004-199751A)

(43) 公開日 平成16年7月15日(2004.7.15)

(51) Int.Cl.⁷

G 11 B 20/18
G 06 F 11/08
G 11 B 20/10
H 03 M 13/09

F 1

G 11 B 20/18 522 D
G 11 B 20/18 512 C
G 11 B 20/18 542 E
G 11 B 20/18 572 C
G 11 B 20/18 572 F

テーマコード(参考)

5 B 001

5 D 044

5 J 065

審査請求 未請求 請求項の数 6 O L (全 13 頁) 最終頁に続く

(21) 出願番号

特願2002-365017(P2002-365017)

(22) 出願日

平成14年12月17日(2002.12.17)

(71) 出願人

000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(74) 代理人

100114661

弁理士 内野 美洋

(74) 代理人

100080160

弁理士 松尾 憲一郎

(72) 発明者

梶川 雄司

福岡県福岡市早良区百道浜2丁目3番2号

ソニーエルエスアイデザイン株式会社九州本社内

F ターム(参考) 5B001 AB02 AD04

5D044 AB01 BC04 CC06 DE61 DE68

FC16 GK19

5J065 AA01 AA03 AC03 AD04 AE07

AF02 AH18

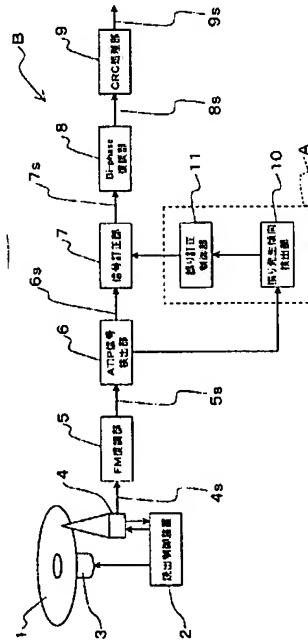
(54) 【発明の名称】誤り訂正方法及び誤り訂正装置

(57) 【要約】

【課題】記録媒体から読出したBi-phase変調されたATIP信号をBi-phase復調する際に、ATIP信号中におけるBi-phase変調規則の誤りを検出して訂正する誤り訂正方法及び誤り訂正装置において、誤訂正の実施を抑制可能とした誤り訂正方法及び誤り訂正装置を提供する。

【解決手段】ATIP信号中の同期信号における誤り発生の傾向を検出し、この誤り発生の傾向に基づいて前記ATIP信号中のデータ領域で検出した誤りを訂正する。誤り発生の傾向は、同期信号を2bitごとのブロックに区分して、ブロック内の前方側bitでの誤り発生回数と、ブロック内の後方側bitでの誤り発生回数との比較、または、ブロック内の前方側bitでの0→1の誤り発生回数と、ブロック内の前方側bitでの1→0の誤り発生回数と、ブロック内の後方側bitでの0→1の誤り発生回数と、ブロック内の後方側bitでの1→0の誤り発生回数との比較により検出する。

【選択図】 図2



【特許請求の範囲】**【請求項 1】**

記録媒体から読出したBi-phase変調された信号をBi-phase復調する際に、前記信号中におけるBi-phase変調規則の誤りを検出して訂正する誤り訂正方法において、

前記信号中の同期信号領域における誤り発生の傾向を検出し、この誤り発生の傾向に基づいて前記信号中のデータ領域で検出した誤りを訂正することを特徴とする誤り訂正方法。

【請求項 2】

前記誤り発生の傾向の検出は、前記同期信号領域を2bitごとのブロックに区分して、前記ブロック内の前方側bitでの誤り発生回数と、前記ブロック内の後方側bitでの誤り発生回数との比較結果の検出であることを特徴とする請求項1記載の誤り訂正方法。 10

【請求項 3】

前記誤り発生の傾向の検出は、前記同期信号領域を2bitごとのブロックに区分して、前記ブロック内の前方側bitでの「0」を「1」とした誤り発生回数と、前記ブロック内の前方側bitでの「1」を「0」とした誤り発生回数と、前記ブロック内の後方側bitでの「0」を「1」とした誤り発生回数と、前記ブロック内の後方側bitでの「1」を「0」とした誤り発生回数との比較結果の検出であることを特徴とする請求項1記載の誤り訂正方法。

【請求項 4】

記録媒体から読出したBi-phase変調された信号をBi-phase復調する際に、前記信号中におけるBi-phase変調規則の誤りを検出して訂正する誤り訂正装置において、
前記信号中の同期信号領域における誤り発生の傾向を検出する検出手段と、
この検出手段で検出された前記誤り発生の傾向に基づいて前記信号中のデータ領域における誤りの訂正を制御する訂正制御手段とを具備することを特徴とする誤り訂正装置。 20

【請求項 5】

前記検出手段は、前記同期信号領域を2bitごとのブロックに区分して、前記ブロック内の前方側bitでの誤り発生回数と、前記ブロック内の後方側bitでの誤り発生回数との比較結果を検出することを特徴とする請求項4記載の誤り訂正装置。

【請求項 6】

前記検出手段は、前記同期信号領域を2bitごとのブロックに区分して、前記ブロック内の前方側bitでの「0」を「1」とした誤り発生回数と、前記ブロック内の前方側bitでの「1」を「0」とした誤り発生回数と、前記ブロック内の後方側bitでの「0」を「1」とした誤り発生回数と、前記ブロック内の後方側bitでの「1」を「0」とした誤り発生回数との比較結果を検出することを特徴とする請求項4記載の誤り訂正装置。 30

【発明の詳細な説明】**【0001】****【発明の属する技術分野】**

本発明は、記録媒体にあらかじめ記録されているウォブル信号を読出した際に発見した信号の誤りを訂正する誤り訂正方法及び誤り訂正装置に関するものである。

【0002】**【従来の技術】**

従来、CD-R (Compact Disk-Recordable) や CD-RW (Compact Disk-ReWritable) のような記録媒体に所要のデータを記録する場合には、記録媒体上の特定位置の物理的アドレス情報を知る必要がある。

【0003】

この物理的アドレス情報は、同期コード、誤り検出コードを付加した後にBi-phase変調し、その後FM変調することによりウォブル信号を原盤に記録し、スタンパを作成して、このスタンパによりCD-R、CD-RWにウォブル信号を記録している。

【0004】

そして、記録媒体から物理的アドレス情報であるデータを読出す場合には、データ再生装置を用い、記録媒体からウォブル信号を読み出し、読み出したウォブル信号に対してFM復調

50

を行い、さらにBi-phase復調を行うことによって行っている。

【0005】

ここで、原盤に記録するウォブル信号を生成すべくBi-phase変調を行う場合には、例えば記録媒体がCD-Rの場合、図4に示すように、4bitの同期信号領域と38bitのデータ領域とから構成した1フレーム42bitのATIP(Absolute Time in Pre-groove)信号を生成し、かかるATIP信号に対してBi-phase変調を行っている。

【0006】

Bi-phase変調とは、2進数表示されたデータの「0」を「00」または「11」に、「1」を「01」または「10」に変調するものであり、特に、変調後の2bit単位のブロックにおけるブロックの区切りごとに必ずbit反転を行うものである。

10

【0007】

すなわち、Bi-phase変調前のデータが「00101011」であるとすると、Bi-phase変調されたデータは、「00 11 01 00 10 11 01 01」と表すことができる。

【0008】

説明の便宜上、「Bi-phase変調後の2bit単位のブロックにおけるブロックの区切りごとに必ずbit反転を行う」という変調規則を「Bi-phase変調規則」と呼ぶことにする。また、Bi-phase変調後の2bit単位としたブロック内の前方側における1bitを「前方側bit」、Bi-phase変調後の2bit単位としたブロック内の後方側における1bitを「後方側bit」と呼ぶことにする。

20

【0009】

Bi-phase変調において、同期信号領域はBi-phase変調規則の例外としており、Bi-phase変調後の同期信号領域には、「11101000」または「00010111」のいずれか一方を同期信号として使用することと定めている。

【0010】

そして、記録媒体から読出したウォブル信号にFM復調を行って生成したFM復調信号に対して、「11101000」または「00010111」の領域の検出処理を行うことにより1フレームごとのATIP信号の検出を可能とし、検出した各ATIP信号においてデータ領域中のデータを正確に2bit単位のブロックに区分して、正確なBi-phase復調の実施を可能としている。

30

【0011】

しかしながら、データ再生装置では、記録媒体からのデータの読み出しにおいて常に正確な読みしが実行できるとは限らず、データの読み出し時の各種要因にともなうエラー、あるいは場合によっては記録媒体の傷及びスタンバに起因するエラーによって、再生したデータにはある程度の確率で誤りが発生している。

【0012】

そこで、通常は、再生したデータが誤っているかどうかを確認すべく、各データには誤り検出コードとしてのCRC(巡回冗長検査)符号を付加し、かかるCRC符号を用いた誤りの検出を行っている。そして、誤りが検出された場合には、誤りを含むデータを排除して、正しいデータのみを使用することとしている。

40

【0013】

このように記録媒体から読み出したデータに誤りが含まれている場合の一つとして、Bi-phase復調前のATIP信号においてbit反転が生じていることがあり、このbit反転にともなってBi-phase復調において誤った復調が実行され、データに誤りが生じる場合がある。

【0014】

図5を用いて具体的に説明すると、図5(a)に示すように、Bi-phase復調前に例えば「00 10 11 01 01」が正しいデータであった場合に、記録媒体から読み出したBi-phase復調前のデータが、図5(b)に示すように、例えば前から5番目のbitにおいてbit反転が生じた「00 10 01 01 01」であったとすると、Bi-phase復調によって「01011」と復調されるべきデータが「01111」と復調されることとな

50

る。

【0015】

ここで、図5(b)のデータは、前から4番目のbitと、前から5番目のbitにおいて、2bitごとに構成したブロックにおけるブロックの区切り前後でbit反転を行うというBi-phase変調規則を満たしていないことが明らかであり、Bi-phase復調前に既に信号に誤りがあることを検出することができる。

【0016】

したがって、このことを利用して、Bi-phase復調を行う場合には、Bi-phase変調規則からの逸脱を検出し、検出にともなって信号の訂正を行った後にBi-phase復調を実施することが行われている。

10

【0017】

ただし、このようにBi-phase変調規則からの逸脱を検出した場合でも、Bi-phase変調規則から逸脱したブロックの区切りにおいて、前側ブロックの後方側bit(図5では前から4番目のbit)と後側ブロックの前方側bit(図5では前から5番目のbit)のどちらにおいてbit反転が生じたかを判別することは不可能であり、例えば図5(c)に示すように、前側ブロックの後方側bitを訂正して「0011 01 01 01」とすることも可能である。

【0018】

しかし、これは誤訂正であって、Bi-phase復調を行った場合に正しい信号を得ることができないため、訂正を行ったにもかかわらずCRC符号による誤り検出によって誤りとして検出されることとなる。

20

【0019】

このように、Bi-phase復調を行う場合には、Bi-phase変調規則からの逸脱部分において、前後に隣接する2つのブロックで前側ブロックの後方側bitと後側ブロックの前方側bitのいずれか一方のみを強制的にbit反転させることにより、理論的に約50%の確率で誤りの訂正を行うことが想定される。そして、仮に誤訂正を行った場合でも、CRC符号を用いた誤りの検出で誤訂正したデータを排除することができるので、元来のエラーレートが増加することはない。

【0020】

30

【発明が解決しようとする課題】

しかしながら、Bi-phase復調前のATIP信号におけるBi-phase変調規則からの逸脱部分において、前後に隣接した2つのブロックで前側ブロックの後方側bitに誤りがある場合と、後側ブロックの前方側bitに誤りがある場合とで発生頻度に偏りが生じ、発生頻度の少ない方に対してのみ訂正処理を行うこととなった場合には、誤訂正の確率を高くしてしまうという問題があった。

【0021】

特に、記録媒体がCD-RやCD-RWの場合には、記録媒体における内外周の差や、記録媒体自体の特性等に起因して、Bi-phase変調規則から逸脱した際の誤りの発生傾向に偏りが生じる可能性があり、訂正の実行による読出精度の向上がはかれないとそれがあった。

40

【0022】

【課題を解決するための手段】

そこで、本発明の誤り訂正方法では、記録媒体から読出したBi-phase変調された信号をBi-phase復調する際に、信号中におけるBi-phase変調規則の誤りを検出して訂正する誤り訂正方法において、信号中の同期信号領域における誤り発生の傾向を検出し、この誤り発生の傾向に基づいて信号中のデータ領域で検出した誤りを訂正することとした。

【0023】

さらに、誤り発生の傾向の検出を、同期信号領域を2bitごとのブロックに区分して、ブロック内の前方側bitでの誤り発生回数と、ブロック内の後方側bitでの誤り発生回数との比較結果の検出としたこと、あるいは、誤り発生の傾向の検出を、同期信号領域を2bit

50

ごとのブロックに区分して、ブロック内の前方側bitでの「0」を「1」とした誤り発生回数と、ブロック内の前方側bitでの「1」を「0」とした誤り発生回数と、ブロック内の後方側bitでの「0」を「1」とした誤り発生回数と、ブロック内の後方側bitでの「1」を「0」とした誤り発生回数との比較結果の検出としたことにも特徴を有するものである。

【0024】

また、本発明の誤り訂正装置では、記録媒体から読出したBi-phase変調された信号をBi-phase復調する際に、信号中におけるBi-phase変調規則の誤りを検出して訂正する誤り訂正装置において、信号中の同期信号領域における誤り発生の傾向を検出する検出手段と、この検出手段で検出された誤り発生の傾向に基づいて信号中のデータ領域における誤りの訂正を制御する訂正制御手段とを具備することとした。

10

【0025】

さらに、検出手段が、同期信号領域を2bitごとのブロックに区分して、ブロック内の前方側bitでの誤り発生回数と、ブロック内の後方側bitでの誤り発生回数との比較結果を検出すること、あるいは、検出手段が、同期信号領域を2bitごとのブロックに区分して、ブロック内の前方側bitでの「0」を「1」とした誤り発生回数と、ブロック内の前方側bitでの「1」を「0」とした誤り発生回数と、ブロック内の後方側bitでの「0」を「1」とした誤り発生回数と、ブロック内の後方側bitでの「1」を「0」とした誤り発生回数との比較結果を検出することにも特徴を有するものである。

20

【0026】

【発明の実施の形態】

本発明の誤り訂正方法及び誤り訂正装置では、Bi-phase復調前のATIP信号に含まれる同期信号を利用することにより、Bi-phase復調前のATIP信号に生じたBi-phase変調規則の誤り発生の傾向を正確に学習して、この誤り発生の傾向に基づいてATIP信号中のデータ領域部分に発生したBi-phase変調規則の誤りを訂正し、正しい訂正の実施率を高めて記録媒体からのデータの読み出精度を向上させているものである。

【0027】

すなわち、Bi-phase復調前のATIP信号には、同期信号領域とデータ領域との区別なくbit反転が生じてBi-phase変調規則からの逸脱が生じており、このとき、同期信号領域では正しい同期信号が予め分かっていることによって、bit反転が生じた場合にはどのbitにおいてbit反転が生じたかを正確に検出することができ、これによりbit反転による誤り発生の傾向を検出することができるものである。

30

【0028】

そして、データ領域においてbit反転が発生し、Bi-phase変調規則からの逸脱が生じた場合には、同期信号領域で生じたbit反転による誤り発生の傾向と同一の傾向に基づいてbit反転が発生したものと考えて、かかる誤り発生傾向に基づいて所定のbitを反転させて訂正を行うことにより、正しい訂正ができる確率を高めているものである。

【0029】

特に、記録媒体からのウォブル信号の読み出しにおける読み出精度のバラツキや、記録媒体の内外周における記録位置の差等に起因してbit反転による誤り発生の傾向が異なる場合に、その誤り発生傾向を確実に学習することができるので、その誤り発生傾向に基づいて訂正を実施することにより、記録媒体からのデータの読み出精度を向上させることができる。

40

【0030】

誤り発生傾向の検出としては、Bi-phase復調前の同期信号を2bitごとのブロックに区分して、ブロック内の前方側bitでの誤り発生回数と、ブロック内の後方側bitでの誤り発生回数とを計測し、その比較結果を検出することによって行うことができる。そして、前方側bitでの誤り発生回数が多ければ、データ領域におけるBi-phase変調規則からの逸脱部分において、前後に隣接する2つのブロックの後側ブロックにおける前方側bitを訂正し、後方側bitでの誤り発生回数が多ければ、データ領域におけるBi-phase変調規則からの逸脱部分において、前後に隣接する2つのブロックの前側ブロックにおける後方側bitを

50

訂正することによって、高い確率でデータの正しい訂正を行うことができる。

【0031】

また、誤り発生傾向の検出としては、Bi-phase復調前の同期信号を2bitごとのブロックに区分して、ブロック内の前方側bitでの「0」を「1」とした誤り発生回数と、ブロック内の前方側bitでの「1」を「0」とした誤り発生回数と、ブロック内の後方側bitでの「0」を「1」とした誤り発生回数と、ブロック内の後方側bitでの「1」を「0」とした誤り発生回数とを計測し、これら4つの誤りの形態におけるそれぞれの誤り発生回数の比較結果を検出することによって行うこともできる。

【0032】

図1を用いて4つの誤りの形態を具体的に説明すると、図1(a)に示すように「000 10111」が正しい同期信号の場合には、4つの誤りの形態は以下のようになる。

【0033】

すなわち、ブロック内の前方側bitにおいて「0」が「1」となっている第1形態の誤りとは、図1(b)に示すように同期信号における前から1番目のbit、または前から3番目のbit、または前から5番目のbitのいずれかに誤りが発生している場合である。

【0034】

ブロック内の前方側bitにおいて「1」が「0」となっている第2形態の誤りとは、図1(c)に示すように同期信号における前から7番目のbitに誤りが発生している場合である。

【0035】

ブロック内の後方側bitにおいて「0」が「1」となっている第3形態の誤りとは、図1(d)に示すように同期信号における前から2番目のbitに誤りが発生している場合である。

【0036】

ブロック内の後方側bitにおいて「1」が「0」となっている第4形態の誤りとは、図1(e)に示すように同期信号における前から4番目のbit、または前から6番目のbit、または前から8番目のbitのいずれかに誤りが発生している場合である。

【0037】

これら4つの形態に対してそれぞれ誤り発生回数を計測し、その計測結果を比較することにより誤り発生の傾向をより正確に学習することができる。

20

【0038】

さらに、「11101000」を同期信号とした場合にも、同様にして誤り発生傾向を学習することができ、このようにして得られた誤り発生傾向を用いてデータ領域に発生したBi-phase変調規則からの逸脱部分の訂正を行うことにより、より精度よくデータの正しい訂正を行うことができる。

30

【0039】

以下において、図面に基づいて本発明の誤り訂正装置を詳説する。

【0040】

図2は、本発明の誤り訂正装置Aの構成説明用ブロック図であり、同誤り訂正装置Aをデータ再生装置Bに装着した状態を示している。なお、以下において記録媒体1はCD-Rとして説明するが、CD-Rに限定するものではなく、それ以外の同様の記録媒体に対して同様に適用可能である。

40

【0041】

データ再生装置Bでは、読み出し制御装置2によってディスク回転用モータ3を作動制御して記録媒体1を回転させるとともに、読み出し制御装置2によって光ピックアップを含む光学読み取り装置4を作動制御して記録媒体1からウォブル信号4sを読み出し、かかるウォブル信号4sをFM復調回路からなるFM復調部5に入力し、FM復調を行ってFM復調信号5sを生成している。

【0042】

かかるFM復調信号5sはBi-phase復調前のATIP信号となっており、このFM復調信号5s

50

s を ATIP信号検出回路からなるATIP信号検出部6に入力して、ATIP信号中の同期信号領域を検出して1フレームずつのATIP信号6 sを検出している。

【0043】

ATIP信号検出部6で検出したATIP信号6 sは信号訂正部7に入力し、同信号訂正部7においてATIP信号6 sのデータ領域中におけるBi-phase変調規則からの逸脱部分を検出し、所要のbitをbit反転させることによりBi-phase変調規則からの逸脱の訂正を行い、訂正済みATIP信号7 sを出力している。

【0044】

そして、信号訂正部7から出力した訂正済みATIP信号7 sをBi-phase復調回路からなるBi-phase復調部8に入力してBi-phase復調を行い、再生ATIP信号8 sを生成している。 10

【0045】

Bi-phase復調部8で生成し、出力した再生ATIP信号8 sは、CRC(巡回冗長検査)処理回路からなるCRC処理部9に入力し、再生ATIP信号8 sのデータ領域に組み込んだCRC符号を用いて再生ATIP信号8 s中のデータ信号の正誤判定を行い、誤再生されたデータ信号は排除して、正しく再生されたデータ信号9 sのみを出力している。

【0046】

本発明の要部は、上記したデータ再生装置Bに、検出手段としての誤り発生傾向検出部10と、訂正制御手段としての誤り訂正制御部11からなる誤り訂正装置Aを設け、信号訂正部7でのbit反転による訂正処理を制御するものである。 10

【0047】

誤り発生傾向検出部10には、ATIP信号検出部6で検出したATIP信号6 sの同期信号領域における同期信号を逐次入力すべく構成している。 20

【0048】

そして、誤り発生傾向検出部10では、ATIP信号検出部6から入力された同期信号中における誤りの検出を行っている。また、このとき、誤り発生傾向検出部10には、読出したATIP信号6 sが記録媒体1のどの部分、すなわち内周部分のものであるのか、外周部分のものであるのかなどの位置情報や、記録媒体1に対する読出速度の情報等も入力している。このような位置情報や読出速度の情報をまとめて「読出条件情報」と呼ぶことにする。

【0049】

誤り発生傾向検出部10では、ATIP信号検出部6から入力された同期信号と、正しい同期信号、すなわち「11101000」または「00010111」との比較を行ってbit反転の発生による誤りの検出を行っている。このとき、誤り発生傾向検出部10では、入力された同期信号を2bitごとのブロックに区分して、ブロック内の前方側bitでの誤り発生と、ブロック内の後方側bitでの誤り発生とを検出している。 30

【0050】

さらに、誤り発生傾向検出部10では、所定の読出条件情報の範囲ごとに、ブロック内の前方側bitでの誤り発生回数と、ブロック内の後方側bitでの誤り発生回数とを計測し、発生回数の比較を行うことにより、前方側bitと後方側bitのどちらで誤りが多く発生しているかを判別し、判別結果を誤り発生傾向として読出条件情報とともに誤り訂正制御部11に入力している。 40

【0051】

なお、誤り発生傾向検出部10では、ブロック内の前方側bitでの誤り発生回数と、ブロック内の後方側bitでの誤り発生回数とを計測するのではなく、ブロック内の前方側bitでの誤り発生回数と、ブロック内の後方側bitでの誤り発生回数との差を計測すべく構成してもよい。すなわち、1つの計測器を設け、例えばブロック内の前方側bitで誤りが生じた場合には計測器に「1」を加算し、ブロック内の後方側bitで誤りが生じた場合には計測器に「-1」を加算し、計測器の値が「正」であれば前方側bitにおいて後方側bitよりも多くの誤りが発生し、計測器の値が「負」であれば後方側bitにおいて前方側bitよりも多くの誤りが発生していると判別し、かかる判別結果を誤り発生傾向として読出条件情報とともに誤り訂正制御部11に入力すべく構成することもできる。 50

【0052】

誤り訂正制御部11では、誤り発生傾向検出部10から入力された読み出し条件情報と誤り発生傾向情報に基づいて、信号訂正部7の作動を制御している。すなわち、所定の読み出し条件情報において読み出されたATIP信号6sのデータ領域に対して、信号訂正部7においてBi-phase変調規則からの逸脱を発見した際に、かかる読み出し条件情報においてブロック内の前方側bitの方がブロック内の後方側bitよりも誤りが多く発生していた場合には、Bi-phase変調規則からの逸脱部分において、前後に隣接する2つのブロックの後側ブロックにおける前方側bitに対してbit反転を行い、ブロック内の後方側bitの方がブロック内の前方側bitよりも誤りが多く発生していた場合には、Bi-phase変調規則からの逸脱部分において、前後に隣接する2つのブロックの前側ブロックにおける後方側bitに対してbit反転を行うように信号訂正部7の作動を制御している。

10

【0053】

誤り発生傾向検出部10では、入力された同期信号を2bitごとのブロックに区分して、ブロック内の前方側bitでの誤り発生と、ブロック内の後方側bitでの誤り発生とを検出するだけでなく、ブロック内の前方側bitにおいて「0」が「1」となっている誤り発生と、ブロック内の前方側bitにおいて「1」が「0」となっている誤り発生と、ブロック内の後方側bitにおいて「0」が「1」となっている誤り発生と、ブロック内の後方側bitにおいて「1」が「0」となっている誤り発生とをそれぞれ検出すべく構成することもできる。

20

【0054】

そして、それぞれの誤り発生回数を計測し、この計測結果の比較結果を誤り発生傾向として読み出し条件情報とともに誤り訂正制御部11に入力し、信号訂正部7の作動を制御してATIP信号6sのデータ領域に発見したBi-phase変調規則からの逸脱を訂正すべく構成することもできる。

【0055】

最後に、図3のフローチャートを用いて処理フローについて説明する。

【0056】

まず、データ再生装置Bにおいて記録媒体1から読み出したFM復調信号5sをATIP信号検出部6に入力する（ステップS1）。

30

【0057】

同ATIP信号検出部6においてFM復調信号5sからBi-phase復調前のATIP信号における同期信号を検出し、この同期信号を誤り発生傾向検出部10に入力する（ステップS2）。なお、このとき、誤り発生傾向検出部10には読み出し条件情報とともに入力する。

【0058】

ATIP信号検出部6における同期信号の検出の際に、同期信号にbit反転が生じていた場合には、正しい同期信号との比較から同期信号の検出は行えないが、1フレームのATIP信号の長さが所定値（Bi-phase復調前で84bit）に決まっていることによって、ATIP信号の長さ情報をを利用して同期信号を検出している。

【0059】

誤り発生傾向検出部10では、入力された同期信号を2bitごとのブロックに区分して、誤り発生の検出を行う（ステップS3）。

40

【0060】

誤りを検出した場合には、誤り発生傾向検出部10では、上記したようにブロック内の前方側bitでの誤り発生回数と、ブロック内の後方側bitでの誤り発生回数とを計測し、計測結果を比較することにより誤り発生傾向を学習する（ステップS4）。または、誤り発生傾向検出部10では、ブロック内の前方側bitにおいて「0」が「1」となっている誤り発生回数と、ブロック内の後方側bitにおいて「1」が「0」となっている誤り発生回数と、ブロック内の後方側bitにおいて「0」が「1」となっている誤り発生回数と、ブロック内の後方側bitにおいて「1」が「0」となっている誤り発生回数とを計測し、計測結果を比較することにより誤り発生傾向を学習してもよい。学習した誤り発生傾向は、読み出し条件

50

情報とともに誤り訂正制御部11に入力する。

【0061】

ステップS3において誤りを検出しなかった場合、及び誤りの検出にともなって誤り発生傾向を学習した後に、予め設定しておいた誤り発生傾向の学習条件の達成による学習した誤り発生傾向での誤りの訂正を開始するかどうかを判定する(ステップS5)。ここで、学習条件とは、同期信号における所定数の誤り発見件数等である。

【0062】

誤り発生傾向の学習条件が満たされていなかった場合には、誤り訂正制御部11は予め設定しておいた初期訂正条件に基づいて信号訂正部7を制御し、ATIP信号6sのデータ領域に発見したBi-phase変調規則からの逸脱を訂正する(ステップS6)。ここで、初期訂正条件とは、データ領域に発見したBi-phase変調規則からの逸脱に対して、前後に隣接する2つのブロックで前側ブロックの後方側bitと後側ブロックの前方側bitのいずれか一方のみを強制的にbit反転させる訂正を行うものである。

10

【0063】

誤り発生傾向の学習条件が満たされていた場合には、誤り訂正制御部11は学習した誤り発生傾向に基づいて信号訂正部7を制御し、ATIP信号6sのデータ領域に発見したBi-phase変調規則からの逸脱を訂正する(ステップS7)。すなわち、例えば、同期信号においてブロック内の前方側bitの方が後方側bitよりも誤りが多く発生していた場合には、データ領域に発見したBi-phase変調規則からの逸脱部分において、前後に隣接する2つのブロックの後側ブロックにおける前方側bitに対してbit反転を行い、同期信号においてブロック内の後方側bitの方が前方側bitよりも誤りが多く発生していた場合には、データ領域に発見したBi-phase変調規則からの逸脱部分において、前後に隣接する2つのブロックの前側ブロックにおける後方側bitに対してbit反転を行うように信号訂正部7の作動を制御している。

20

【0064】

そして、その後、ATIP信号の入力が終了していなければ(ステップS8)、ATIP信号検出部6に次のBi-phase復調前のATIP信号を入力し、上記した処理を繰り返す。一方、ATIP信号の入力が終了していた場合には、処理を終了する。

【0065】

以上のように、誤り発生傾向を学習し、かかる誤り発生傾向に基づいてATIP信号6sのデータ領域に発見したBi-phase変調規則からの逸脱を訂正することにより、誤訂正の実施を抑制することができる。これにより、CRC処理部9において、再生したデータ信号が誤再生されたデータ信号として排除されることを抑制でき、記録媒体1からのデータ信号の読み出精度を向上させることができる。

30

【0066】

上記した説明では、FM復調信号5sのATIP信号検出部6への入力開始から、誤り発生傾向の学習が終了するまでは、初期訂正条件に基づいてデータ領域に発見したBi-phase変調規則からの逸脱の訂正を行うために、その間における誤訂正を行う可能性が高くなるおそれがある。

40

【0067】

そこで、誤り発生傾向を学習するための予備読み込みを行って誤り発生傾向を学習し、その学習の後にFM復調信号5sのATIP信号検出部6への入力を開始し、最初から誤り発生傾向に基づいてデータ領域に発見したBi-phase変調規則からの逸脱の訂正を行うべく構成してもよい。

【0068】

【発明の効果】

請求項1記載の発明によれば、信号中の同期信号領域における誤り発生の傾向を検出し、この誤り発生の傾向に基づいて信号中のデータ領域で検出した誤りを訂正することによって、データ領域中の誤りを正確に訂正する確率を向上させることができ、記録媒体からのデータの読み出精度を向上させることができる。

50

【0069】

請求項2記載の発明によれば、信号中の同期信号領域における誤り発生傾向の検出を、2bitごとのブロックに区分した同期信号のブロック内の前方側bitでの誤り発生回数と、ブロック内の後方側bitでの誤り発生回数との比較結果の検出としたことによって、誤りの発生傾向を正確に学習することができ、データの訂正を正しく行う確率を高めて、記録媒体からのデータの読出精度を向上させることができる。

【0070】

請求項3記載の発明によれば、信号中の同期信号領域における誤り発生傾向の検出を、2bitごとのブロックに区分した同期信号のブロック内の前方側bitでの「0」を「1」とした誤り発生回数と、ブロック内の前方側bitでの「1」を「0」とした誤り発生回数と、ブロック内の後方側bitでの「0」を「1」とした誤り発生回数と、ブロック内の後方側bitでの「1」を「0」とした誤り発生回数との比較結果の検出したことによって、誤りの発生傾向を正確に学習することができ、データの訂正を正しく行う確率を高めて、記録媒体からのデータの読出精度を向上させることができる。10

【0071】

請求項4記載の発明によれば、記録媒体から読出したBi-phase変調された信号をBi-phase復調する際に、信号中におけるBi-phase変調規則の誤りを検出して訂正する誤り訂正装置において、信号中の同期信号領域における誤り発生の傾向を検出する検出手段と、この検出手段で検出された誤り発生の傾向に基づいて信号中のデータ領域における誤りの訂正を制御する訂正制御手段とを設けたことによって、請求項1記載の発明と同様にデータ領域中のデータを正確に訂正する確率を向上させることができ、記録媒体からのデータの読出精度を向上させることができる。20

【0072】

請求項5記載の発明によれば、同期信号を2bitごとのブロックに区分して、ブロック内の前方側bitでの誤り発生回数と、ブロック内の後方側bitでの誤り発生回数との比較結果を検出することを検出手段としたことによって、請求項2記載の発明と同様に、誤りの発生傾向を正確に学習することができ、データの訂正を正しく行う確率を高めて、記録媒体からのデータの読出精度を向上させることができ。

【0073】

請求項6記載の発明によれば、同期信号を2bitごとのブロックに区分して、ブロック内の前方側bitでの「0」を「1」とした誤り発生回数と、ブロック内の前方側bitでの「1」を「0」とした誤り発生回数と、ブロック内の後方側bitでの「0」を「1」とした誤り発生回数と、ブロック内の後方側bitでの「1」を「0」とした誤り発生回数との比較結果を検出することを検出手段としたことによって、請求項3記載の発明と同様に、誤りの発生傾向を正確に学習することができ、データの訂正を正しく行う確率を高めて、記録媒体からのデータの読出精度を向上させることができ。30

【図面の簡単な説明】

【図1】同期信号における誤り発生パターンの説明図である。

【図2】本発明にかかる誤り訂正装置を装着したデータ再生装置の説明図である。

【図3】本発明にかかる誤り訂正装置の動作を説明するフローチャートである。40

【図4】ATIP信号の説明図である。

【図5】bit反転の発生による誤り発生と、かかる誤りの誤訂正の説明図である。

【符号の説明】

- A 誤り訂正装置
- B データ再生装置
- 1 記録媒体
- 2 読出制御装置
- 3 ディスク回転用モータ
- 4 光学読み取り装置
- 5 FM復調部

10

20

30

40

50

6 ATIP信号検出部
 7 信号訂正部
 8 Bi-phase復調部
 9 C R C処理部
 10 誤り発生傾向検出部
 11 誤り訂正制御部
 4 s ウオブル信号
 5 s F M復調信号
 6 s ATIP信号
 7 s 訂正済みATIP信号
 8 s 再生ATIP信号
 9 s データ信号

10

【図1】

(a)正しい同期信号

$$\boxed{00|01|01|11}$$

(b)前方側bitの「0」の「1」への誤り

$$\begin{array}{c} \boxed{10|01|01|11} \\ 00|11|01|11 \\ 00|01|11|11 \end{array}$$

(c)前方側bitの「1」の「0」への誤り

$$00|01|01|01$$

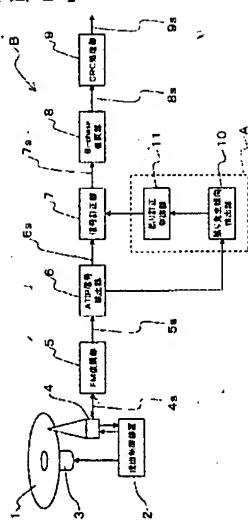
(d)後方側bitの「0」の「1」への誤り

$$01|01|01|11$$

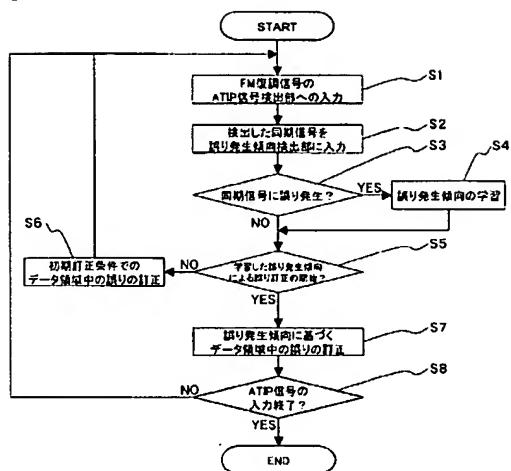
(e)後方側bitの「1」の「0」への誤り

$$\begin{array}{c} \boxed{00|00|01|11} \\ 00|01|00|11 \\ 00|01|01|10 \end{array}$$

【図2】



【図3】



【図5】

(a): 00|10|11|01|01正しいデータ
 (b): 00|10|01|01|01誤ったデータ
 (c): 00|11|01|01|01誤訂正のデータ

【図4】



フロントページの続き

(51) Int.Cl.⁷

F I

テーマコード(参考)

G 11 B	20/18	5 7 4 E
G 11 B	20/18	5 7 6 Z
G 06 F	11/08	3 1 0 B
G 11 B	20/10	3 2 1 Z
H 03 M	13/09	

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2004-199751

(43)Date of publication of application : 15.07.2004

(51)Int.Cl. G11B 20/18
G06F 11/08
G11B 20/10
H03M 13/09

(21)Application number : 2002-365017 (71)Applicant : SONY CORP

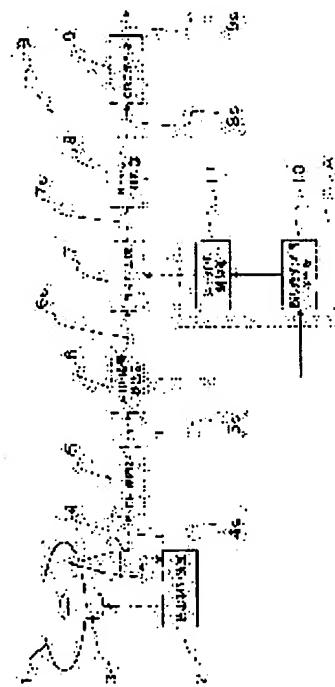
(22)Date of filing : 17.12.2002 (72)Inventor : KAJIKAWA YUJI

(54) METHOD AND DEVICE FOR CORRECTING ERROR

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a method and a device for correcting errors, capable of suppressing the implementation of erroneous correction regarding a method and a device for correcting errors, which detect and correct the error of a Bi-phase modulation rule in an ATIP signal when the ATIP signal subjected to Bi-phase modulation and read from a recording medium is subjected to Bi-phase demodulation.

SOLUTION: The tendency of error generation in a synchronous signal contained in an ATIP signal is detected, and an error detected in the data area of the ATIP signal is corrected based on the tendency of error generation. The tendency of error generation is detected by dividing the synchronous signal into 2-bit blocks, comparing the number of times of error generation on a front side bit in the block with that on a rear side bit in the block, or the number of times of 0→1 error generation on the front side bit in the block, and the number of times of 1→0 error generation on the front side bit in the block with the number of times of 0→1 error generation on the rear side bit in the block, and the number of times of 1→0 error generation on the rear side bit in the block.



[Date of request for examination] 22.09.2005

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

* NOTICES *

JPO and NCIP are not responsible for any
damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention]

This invention relates to the error correction approach and error correction equipment which correct the error of the signal discovered when the wobble signal currently beforehand recorded on the record medium was read.

[0002]

[Description of the Prior Art]

To record necessary data on a record medium like CD-R (Compact Disk-Recordable) or CD-RW (Compact Disk-ReWritable) conventionally, it is necessary to get to know the physical-address information on the specific location on a record medium.

[0003]

By carrying out a Bi-phase modulation, after adding a synchronous code and error detecting code, and carrying out FM modulation after that, this physical-address information records a wobble signal on original recording, creates La Stamp and is recording the wobble signal on CD-R and CD-RW by this La Stamp.

[0004]

And in reading the data which are physical-address information from a record medium, it is carrying out by performing FM recovery for a wobble signal from a record medium to read-out and the read wobble signal, and performing a Bi-phase recovery further using a data regenerative apparatus.

[0005]

Here, when performing a Bi-phase modulation that the wobble signal recorded on original recording should be generated and a record medium is CD-R, as shown in drawing 4, the 42-bit one-frame ATIP (Absolute Time in Pre-groove) signal constituted from a 4 bits synchronizing signal field and a 38-bit data area is generated, and the Bi-phase modulation is performed to this ATIP signal.

[0006]

A Bi-phase modulation modulates "0" of the data by which the binary numeral was carried out to "00" or "11", modulates "1" to "01" or "10", and surely performs bit reversal especially for every break of the block in the block of the 2-bit unit after a modulation.

[0007]

That is, supposing the data before a Bi-phase modulation are "00101011", the data by which the Bi-phase modulation was carried out can be expressed as "00 11 01 00 10 11 01 01."

[0008]

The modulation regulation of explanation for convenience of "surely performing bit reversal for every break of the block in the block of the 2-bit unit after a Bi-phase modulation" will be called a "Bi-phase modulation regulation." Moreover, 1 bit by the side of the back within the block which made 1 bit by the side of the front within the block made into the 2-bit unit after a Bi-phase modulation the 2-bit unit "the front side bit" and after a Bi-phase modulation will be called "the back side bit."

[0009]

In the Bi-phase modulation, the synchronizing signal field is made into the exception of a Bi-phase modulation regulation, and it is determined to the synchronizing signal field after a Bi-phase modulation that either "11101000" or "00010111" is used as a synchronizing signal.

[0010]

And in each ATIP signal which enabled detection of the ATIP signal in every frame, and was detected by performing detection processing of the field of "11101000" or "00010111", the data in a data area are correctly classified into the block of a 2-bit unit to FM recovery signal which generated by carrying out FM recovery to the wobble signal read from the record medium, and implementation of an exact Bi-phase recovery is enabled.

[0011]

However, with the data regenerative apparatus, it did not restrict that always exact read-out could be performed in read-out of the data from a record medium, but the error has occurred in a certain amount of probability to the data reproduced by the error accompanying the various factors at the time of read-out of data, or the error which originates in the blemish of a record medium, and La Stamp depending on the case.

[0012]

Then, that it should check whether the reproduced data are usually mistaken, the CRC (Cyclic Redundancy Check) sign as error detecting code is added to each data, and the error using this CRC sign is detected. And when an error is detected, it is supposed that the data containing an error are eliminated and only right data are used.

[0013]

Thus, the recovery which bit reversal may have produced in the ATIP signal before a Bi-phase recovery as one in case the error is contained in the data read from the record medium, and was mistaken in the Bi-phase recovery with this bit reversal is performed, and an error may arise to data.

[0014]

When it explains concretely using drawing 5, as shown in drawing 5 (a), before a Bi-phase recovery for example, when "00 10 11 01 01" is right data Supposing the data before the Bi-phase recovery read from the record medium are "00 10 01 01 01" which bit reversal produced from before in 5th bit as shown in drawing 5 (b) for example "01011" and the data to which it should restore will get over with "01111" by Bi-phase recovery.

[0015]

Here, the data of drawing 5 (b) are from before before and after the break of the block in the block constituted from the 4th bit and before every 2 bits in 5th bit, it is clear its not to fulfill the Bi-phase modulation regulation of performing bit reversal, and it can detect that an error is already in a signal before a Bi-phase recovery.

[0016]

Therefore, when performing a Bi-phase recovery using this, after detecting deviation from a Bi-phase modulation regulation and correcting a signal with detection, carrying out a Bi-phase recovery is performed.

[0017]

However, even when deviation from a Bi-phase modulation regulation is detected in this way, it sets to the break of a block which deviated from the Bi-phase modulation regulation. It is impossible to distinguish in which [by the side of / bit / the front (drawing 5 before to 5th bit)] of a backside block bit reversal arose the back a before side block side bit (drawing 5 before to 4th bit). For example, as shown in drawing 5 (c), it is also possible to correct the back a before side block side bit, and to be referred to as "0011 01 01 01."

[0018]

However, this is incorrect correction, and since a right signal cannot be acquired when a Bi-phase recovery is performed, although it corrected, it will be detected as an error by error detection with a CRC sign.

[0019]

Thus, when performing a Bi-phase recovery, in the deviation part from a Bi-phase modulation regulation, correcting an error by about 50% of probability theoretically is assumed by carrying out bit reversal only of either of the front sides bit of a backside block compulsorily the back a before side block side bit with two blocks which adjoin forward and backward. And since the data incorrect-corrected by detection of the error which used the CRC sign can be eliminated even when incorrect correction is performed temporarily, an original error rate does not increase.

[0020]

[Problem(s) to be Solved by the Invention]

However, it sets from the Bi-phase modulation regulation in the ATIP signal before a Bi-phase recovery to a deviation part. When an error is in the back a before side block side bit with two blocks which adjoined forward and backward, When a bias would arise in occurrence frequency in the case where an error is in the front a backside block side bit and correction processing would be performed only to the direction with little occurrence frequency, there was a problem of making the probability of incorrect correction high.

[0021]

Especially, the bias might arise in the generating inclination of the error at the time of in the case of CD-R or CD-RW, a record medium originating in the difference of the inside-and-outside periphery in a record medium, the property of the record medium itself, etc., and deviating from a Bi-phase modulation regulation, and there was a possibility that improvement in the read-out precision by activation of correction could not be aimed at.

[0022]

[Means for Solving the Problem]

So, by the error correction approach of this invention, when carrying out the Bi-phase recovery of the signal which was read from the record medium and by which the Bi-phase modulation was carried out, in the error correction approach of detecting and correcting the error of the Bi-phase modulation regulation in a signal, we decided to correct the error which detected the inclination of error generating in the synchronizing signal field in a signal, and was detected in the data area in a signal based on the inclination of this error generating.

[0023]

Furthermore, a synchronizing signal field is classified into the block in every 2 bits for detection of the inclination of error generating. It considered as detection of the comparison result of the count of error generating by the side of [bit] the front within a block, and the count of error generating by the side of [bit] the back within a block, Or a synchronizing signal field is classified into the block in every 2 bits for detection of the inclination of error generating. The count of error generating which set "0" by the side of [bit] the front within a block to "1", The count of error generating which set "1" by the side of [bit] the front within a block to "0", It has the description to also have considered as detection of the comparison result of the count of error generating which set "0" by the side of [bit] the back within a block to "1", and the count of error generating which set "1" by the side of [bit] the back within a block to "0."

[0024]

Moreover, in case the Bi-phase recovery of the signal which was read from the record medium and by which the Bi-phase modulation was carried out is carried out with the error correction equipment of this invention, it sets to the error correction equipment which detects and corrects the error of the Bi-phase modulation regulation in a signal. We decided to provide a detection means to detect the inclination of error generating in the synchronizing signal field in a signal, and the correction control means which controls correction of the error in the data area in a signal based on the inclination of error generating detected with this detection means.

[0025]

Furthermore, a detection means classifies a synchronizing signal field into the block in every 2 bits. The comparison result of the count of error generating by the side of [bit] the front within a block and the

count of error generating by the side of [bit] the back within a block is detected, Or a detection means classifies a synchronizing signal field into the block in every 2 bits. The count of error generating which set "0" by the side of [bit] the front within a block to "1", The count of error generating which set "1" by the side of [bit] the front within a block to "0", It has the description to also detect the comparison result of the count of error generating which set "0" by the side of [bit] the back within a block to "1", and the count of error generating which set "1" by the side of [bit] the back within a block to "0."

[0026]

[Embodiment of the Invention]

With the error correction approach of this invention, and error correction equipment By using the synchronizing signal contained in the ATIP signal before a Bi-phase recovery The inclination of error generating of the Bi-phase modulation regulation produced to the ATIP signal before a Bi-phase recovery is learned correctly. The error of the Bi-phase modulation regulation generated into the data area part in an ATIP signal based on the inclination of this error generating is corrected, the rate of operation of right correction is raised, and the read-out precision of the data from a record medium is raised.

[0027]

namely, to the ATIP signal before a Bi-phase recovery bit reversal arose fair as the synchronizing signal field and the data area, and deviation from a Bi-phase modulation regulation has arisen. At this time In a synchronizing signal field, when the right synchronizing signal is known beforehand, when bit reversal arises, it can detect correctly in which bit bit reversal arose, and, thereby, the inclination of error generating by bit reversal can be detected.

[0028]

And when bit reversal occurs in a data area and deviation from a Bi-phase modulation regulation arises, the probability which can perform right correction is raised by correcting by thinking that bit reversal occurred based on the same inclination as the inclination of error generating by the bit reversal produced in the synchronizing signal field, and reversing predetermined bit based on this error generating inclination.

[0029]

Since the error generating inclination can be certainly learned when it originates in the variation in the read-out precision in read-out of the wobble signal from a record medium, the difference of the record location in the inside-and-outside periphery of a record medium, etc. and the inclinations of error generating by bit reversal differ especially, the read-out precision of the data from a record medium can be raised by correcting based on the error generating inclination.

[0030]

As detection of an error generating inclination, the synchronizing signal before a Bi-phase recovery can be classified into the block in every 2 bits, the count of error generating by the side of [bit] the front within a block and the count of error generating by the side of [bit] the back within a block can be measured, and it can carry out by detecting the comparison result. And if there are many counts of error generating by the side of [bit] the front, it will set from the Bi-phase modulation regulation in a data area to a deviation part. Correct the front side bit in a side block which adjoins forward and backward after two blocks, and if there are many counts of error generating by the side of [bit] back In the deviation part from the Bi-phase modulation regulation in a data area, right correction of data can be performed by the high probability by correcting the back side bit in a before [two blocks] side block which adjoins forward and backward.

[0031]

Moreover, as detection of an error generating inclination, the synchronizing signal before a Bi-phase recovery is classified into the block in every 2 bits. The count of error generating which set "0" by the side of [bit] the front within a block to "1", The count of error generating which set "1" by the side of [bit] the front within a block to "0", The count of error generating which set "0" by the side of [bit] the back within a block to "1", and the count of error generating which set "1" by the side of [bit] the back within a block to "0" can be measured, and it can also carry out by detecting the comparison result of

each count of error generating in the gestalt of these four errors.

[0032]

When the gestalt of four errors is concretely explained using drawing 1 and "00010111" is a right synchronizing signal as shown in drawing 1 (a), the gestalt of four errors is as follows.

[0033]

That is, the error of the 1st gestalt from which "0" is "1" at the front side bit within a block is the case where the error has occurred in either of the 5th bit(s) from before to 1st bit, 3rd bit, or before, from before [in a synchronizing signal], as shown in drawing 1 (b).

[0034]

The error of the 2nd gestalt from which "1" is "0" at the front side bit within a block is the case where the error has occurred in 7th bit from before [in a synchronizing signal] as shown in drawing 1 (c).

[0035]

The error of the 3rd gestalt from which "0" is "1" at the back side bit within a block is the case where the error has occurred in 2nd bit from before [in a synchronizing signal] as shown in drawing 1 (d).

[0036]

The error of the 4th gestalt from which "1" is "0" at the back side bit within a block is the case where the error has occurred in either of the 8th bit(s) from before to 4th bit, 6th bit, or before, from before [in a synchronizing signal], as shown in drawing 1 (e).

[0037]

The count of error generating can be measured to these four gestalten, respectively, and the inclination of error generating can be more correctly learned by comparing the measurement result.

[0038]

Furthermore, also when "11101000" is made into a synchronizing signal, an error generating inclination can be learned similarly and right correction of data can be performed with a more sufficient precision by correcting the deviation part from the Bi-phase modulation regulation generated in the data area using the error generating inclination acquired by doing in this way.

[0039]

Based on a drawing, the error correction equipment of this invention is explained in full detail below.

[0040]

Drawing 2 is the block diagram for configuration explanation of the error correction equipment A of this invention, and shows the condition of having equipped the data regenerative apparatus B with this error correction equipment A. In addition, although a record medium 1 is explained as a CD-R below, it cannot limit to CD-R and can apply similarly to the other same record medium.

[0041]

In the data regenerative apparatus B, while carrying out actuation control of the motor 3 for disk rotation and rotating a record medium 1 with the read-out control device 2, with the read-out control device 2, actuation control of the optical reader 4 including an optical pickup is carried out, 4s of wobble signals is inputted into FM recovery section 5 which consists of an FM demodulator circuit in read-out and 4s of these wobble signals from a record medium 1, FM recovery is performed, and 5s of FM recovery signals is generated.

[0042]

5s of these FM recovery signals is an ATIP signal before a Bi-phase recovery, they inputted 5s of this FM recovery signal into the ATIP signal detecting element 6 which consists of an ATIP signal detector, detected the synchronizing signal field in an ATIP signal, and have detected 6s of ATIP signals per frame.

[0043]

6s of ATIP signals detected by the ATIP signal detecting element 6 is inputted into the signal correction section 7, they are set in this signal correction section 7, detect the deviation part from the Bi-phase modulation regulation in the data area of 6s of ATIP signals, by carrying out bit reversal of the necessary bit, correct deviation from a Bi-phase modulation regulation, and are outputting 7s of corrected ATIP signals.

[0044]

And 7s of corrected ATIP signals outputted from the signal correction section 7 is inputted into the Bi-phase recovery section 8 which consists of a Bi-phase demodulator circuit, a Bi-phase recovery is performed, and 8s of playback ATIP signals is generated.

[0045]

the CRC sign which generated in the Bi-phase recovery section 8, inputted 8s of the playback ATIP signals which outputted into the CRC processing section 9 which consists of a CRC (Cyclic Redundancy Check) processing circuit, and included in the data area of 8s of playback ATIP signals -- using -- the forward misjudgment of the data signal in 8 s of playback ATIP signals -- the incorrect-reproduced data signal eliminates and is outputting only 9 s of the data signals reproduced correctly, performing a law.

[0046]

The important section of this invention forms the error correction equipment A which turns into the above-mentioned data regenerative apparatus B from the error generating inclination detecting element 10 as a detection means, and the error correction control section 11 as a correction control means, and controls the correction processing by bit reversal in the signal correction section 7.

[0047]

It constitutes that the synchronizing signal in the synchronizing signal field of 6s of ATIP signals detected by the ATIP signal detecting element 6 should be serially inputted into the error generating inclination detecting element 10.

[0048]

And in the error generating inclination detecting element 10, the error in the synchronizing signal inputted from the ATIP signal detecting element 6 is detected. Moreover, 6s of read ATIP signals has inputted the positional information of being the thing of a periphery part about whether it is the thing of the part of record-medium 1 throat, i.e., an inner circumference part, the information on a read-out rate over a record medium 1, etc. into the error generating inclination detecting element 10 at this time. Such positional information, the information on a read-out rate, etc. will be collectively called "read-out condition information."

[0049]

In the error generating inclination detecting element 10, the comparison with the synchronizing signal inputted from the ATIP signal detecting element 6, a right synchronizing signal, "11101000", or "00010111" is performed, and the error by generating of bit reversal is detected. [i.e.,] At this time, by the error generating inclination detecting element 10, the inputted synchronizing signal was classified into the block in every 2 bits, and error generating by the side of [bit] the front within a block and error generating by the side of [bit] the back within a block are detected.

[0050]

Furthermore, by measuring the count of error generating by the side of [bit] the front within a block, and the count of error generating by the side of [bit] the back within a block, and measuring the count of generating for every range of predetermined read-out condition information, in the error generating inclination detecting element 10 It distinguished whether many errors would have occurred by the front side bit and which [by the side of / bit / back], and the distinction result is inputted into the error correction control section 11 with read-out condition information as an error generating inclination.

[0051]

In addition, you may constitute from an error generating inclination detecting element 10 that the count of error generating by the side of [bit] the front within a block and the count of error generating by the side of [bit] the back within a block should not be measured, but the difference of the count of error generating by the side of [bit] the front within a block and the count of error generating by the side of [bit] the back within a block should be measured. Namely, when one instrumentation is formed, for example, an error arises in the front side bit within a block, "1" is added to an instrumentation. When an error arises in the back side bit within a block, "-1" is added to a measuring instrument. If the value of a measuring instrument is "forward", many errors will occur from the back side bit in the front side bit. It can distinguish, if the value of a measuring instrument is "negative" and many errors will have occurred

from the front side bit in the back side bit, and it can also constitute that this distinction result should be inputted into the error correction control section 11 with read-out condition information as an error generating inclination.

[0052]

Based on the read-out condition information and error generating trend information which were inputted from the error generating inclination detecting element 10, actuation of the signal correction section 7 is controlled by the error correction control section 11. Namely, the data area of 6s of ATIP signals read in predetermined read-out condition information is received. When deviation from a Bi-phase modulation regulation is discovered in the signal correction section 7 When many errors have occurred in this read-out condition information from the back side bit within a block of the direction of the front side bit within a block In the deviation part from a Bi-phase modulation regulation, bit reversal is performed to the front side bit in a side block which adjoins forward and backward after two blocks. When many errors have occurred from the front side bit within a block of the direction of the back side bit within a block In the deviation part from a Bi-phase modulation regulation, actuation of the signal correction section 7 is controlled to perform bit reversal to the back side bit in a before [two blocks] side block which adjoins forward and backward.

[0053]

The inputted synchronizing signal is classified into the block in every 2 bits in the error generating inclination detecting element 10. Error generating to which it not only detects error generating by the side of [bit] the front within a block, and error generating by the side of [bit] the back within a block, but "0" is "1" at the front side bit within a block, Error generating to which "1" is "0" at the front side bit within a block, It can also constitute that error generating to which "0" is "1" at the back side bit within a block, and error generating to which "1" is "0" at the back side bit within a block should be detected, respectively.

[0054]

And each count of error generating can be measured, the comparison result of this measurement result can be inputted into the error correction control section 11 with read-out condition information as an error generating inclination, and it can also constitute that deviation from the Bi-phase modulation regulation which controlled actuation of the signal correction section 7 and was discovered to the data area of 6s of ATIP signals should be corrected.

[0055]

Finally, the flow chart of drawing 3 is used and a processing flow is explained.

[0056]

First, 5s of FM recovery signals read from the record medium 1 in the data regenerative apparatus B is inputted into the ATIP signal detecting element 6 (step S1).

[0057]

In this ATIP signal detecting element 6, the synchronizing signal in the ATIP signal before a Bi-phase recovery is detected from 5s of FM recovery signals, and this synchronizing signal is inputted into the error generating inclination detecting element 10 (step S2). In addition, it inputs into the error generating inclination detecting element 10 with read-out condition information at this time.

[0058]

When bit reversal has arisen in the synchronizing signal on the occasion of detection of the synchronizing signal in the ATIP signal detecting element 6, detection of a synchronizing signal cannot be performed from the comparison with a right synchronizing signal, but when it is decided that the die length of the ATIP signal of one frame will be a predetermined value (being before a Bi-phase recovery 84 bits), the synchronizing signal is detected using the die-length information on an ATIP signal.

[0059]

In the error generating inclination detecting element 10, the inputted synchronizing signal is classified into the block in every 2 bits, and error generating is detected (step S3).

[0060]

When an error is detected, in the error generating inclination detecting element 10, as described above,

the count of error generating by the side of [bit] the front within a block and the count of error generating by the side of [bit] the back within a block are measured, and an error generating inclination is learned by comparing a measurement result (step S4). Or the count of error generating from which "0" is "1" in the error generating inclination detecting element 10 at the front side bit within a block, The count of error generating from which "1" is "0" at the front side bit within a block, The count of error generating from which "0" is "1" at the back side bit within a block, and the count of error generating from which "1" is "0" at the back side bit within a block may be measured, and an error generating inclination may be learned by comparing a measurement result. Learned error ***** is inputted into the error correction control section 11 with read-out condition information.

[0061]

When an error is not detected in step S3, and after learning an error generating inclination with detection of an error, it judges whether correction of the error in the learned error generating inclination by achievement of the study conditions of the error generating inclination set up beforehand is started (step S5). Here, study conditions are the error discovery number of cases of the predetermined number in a synchronizing signal etc.

[0062]

When the study conditions of an error generating inclination are not fulfilled, the error correction control section 11 controls the signal correction section 7 based on the initial correction conditions set up beforehand, and corrects deviation from the Bi-phase modulation regulation discovered to the data area of 6s of ATIP signals (step S6). Here, initial correction conditions perform correction which carries out bit reversal only of either of the front sides bit of a backside block compulsorily the back a before side block side bit with two blocks which adjoin forward and backward to deviation from the Bi-phase modulation regulation discovered to the data area.

[0063]

When the study conditions of an error generating inclination are fulfilled, the error correction control section 11 controls the signal correction section 7 based on the learned error generating inclination, and corrects deviation from the Bi-phase modulation regulation discovered to the data area of 6s of ATIP signals (step S7). namely, for example, when the front side bit within a block has occurred [many] from the back side bit in a synchronizing signal, an error In the deviation part from the Bi-phase modulation regulation discovered to the data area bit reversal is performed to the front side bit in a side block which adjoins forward and backward after two blocks. When the back side bit within a block has occurred [many] from the front side bit in a synchronizing signal, an error In the deviation part from the Bi-phase modulation regulation discovered to the data area, actuation of the signal correction section 7 is controlled to perform bit reversal to the back side bit in a before [two blocks] side block which adjoins forward and backward.

[0064]

And if the input of an ATIP signal is not completed after that (step S8), the ATIP signal before the next Bi-phase recovery is inputted into the ATIP signal detecting element 6, and the above-mentioned processing is repeated. On the other hand, processing is ended when the input of an ATIP signal is completed.

[0065]

As mentioned above, implementation of incorrect correction can be controlled by learning an error generating inclination and correcting deviation from the Bi-phase modulation regulation discovered to the data area of 6s of ATIP signals based on this error generating inclination. It can control being eliminated as a data signal with which the reproduced data signal was incorrect-reproduced in the CRC processing section 9 by this, and the read-out precision of the data signal from a record medium 1 can be raised.

[0066]

In the above-mentioned explanation, in order to correct deviation from the Bi-phase modulation regulation discovered to the data area based on initial correction conditions from the input initiation to the ATIP signal detecting element 6 of 5s of FM recovery signals until study of an error generating

inclination was completed, there is a possibility that possibility of performing incorrect correction in the meantime may become high.

[0067]

Then, reserve read in for learning an error generating inclination is performed, an error generating inclination is learned, and the input to the ATIP signal detecting element 6 of 5s of FM recovery signals is started after the study, and you may constitute in order to correct deviation from the Bi-phase modulation regulation discovered from the beginning to the data area based on the error generating inclination.

[0068]

[Effect of the Invention]

According to invention according to claim 1, by correcting the error which detected the inclination of error generating in the synchronizing signal field in a signal, and was detected in the data area in a signal based on the inclination of this error generating, the probability to correct the error in a data area correctly can be raised, and the read-out precision of the data from a record medium can be raised.

[0069]

The count of error generating by the side of [bit] the front within the block of the synchronizing signal which classified detection of the error generating inclination in the synchronizing signal field in a signal into the block in every 2 bits according to invention according to claim 2, By having considered as detection of a comparison result with the count of error generating by the side of [bit] the back within a block, the generating inclination of an error can be learned correctly, the probability to correct data correctly can be raised, and the read-out precision of the data from a record medium can be raised.

[0070]

The count of error generating which set to "1" "0" by the side of [bit] the front within the block of the synchronizing signal which classified detection of the error generating inclination in the synchronizing signal field in a signal into the block in every 2 bits according to invention according to claim 3, The count of error generating which set "1" by the side of [bit] the front within a block to "0", By having considered as detection of the comparison result of the count of error generating which set "0" by the side of [bit] the back within a block to "1", and the count of error generating which set "1" by the side of [bit] the back within a block to "0" The generating inclination of an error can be learned correctly, the probability to correct data correctly can be raised, and the read-out precision of the data from a record medium can be raised.

[0071]

In the error correction equipment which detects and corrects the error of the Bi-phase modulation regulation in a signal in case the Bi-phase recovery of the signal which was read from the record medium, and by which the Bi-phase modulation was carried out is carried out according to invention according to claim 4 By having established a detection means to detect the inclination of error generating in the synchronizing signal field in a signal, and the correction control means which controls correction of the error in the data area in a signal based on the inclination of error generating detected with this detection means The probability to correct the data in a data area correctly like invention according to claim 1 can be raised, and the read-out precision of the data from a record medium can be raised.

[0072]

According to invention according to claim 5, a synchronizing signal is classified into the block in every 2 bits. By having made to detect the comparison result of the count of error generating by the side of [bit] the front within a block, and the count of error generating by the side of [bit] the back within a block into the detection means Like invention according to claim 2, the generating inclination of an error can be learned correctly, the probability to correct data correctly can be raised, and the read-out precision of the data from a record medium can be raised.

[0073]

According to invention according to claim 6, a synchronizing signal is classified into the block in every 2 bits. The count of error generating which set "0" by the side of [bit] the front within a block to "1",

The count of error generating which set "1" by the side of [bit] the front within a block to "0", By having made into the detection means to detect the comparison result of the count of error generating which set "0" by the side of [bit] the back within a block to "1", and the count of error generating which set "1" by the side of [bit] the back within a block to "0" Like invention according to claim 3, the generating inclination of an error can be learned correctly, the probability to correct data correctly can be raised, and the read-out precision of the data from a record medium can be raised.

[Brief Description of the Drawings]

[Drawing 1] It is the explanatory view of the error generating pattern in a synchronizing signal.

[Drawing 2] It is the explanatory view of the data regenerative apparatus equipped with the error correction equipment concerning this invention.

[Drawing 3] It is a flow chart explaining actuation of the error correction equipment concerning this invention.

[Drawing 4] It is an ATIP signal-description Fig.

[Drawing 5] It is the explanatory view of error generating by generating of bit reversal, and incorrect correction of this error.

[Description of Notations]

A Error correction equipment

B Data regenerative apparatus

1 Record Medium

2 Read-out Control Unit

3 Motor for Disk Rotation

4 Optical Reader

5 FM Recovery Section

6 ATIP Signal Detecting Element

7 Signal Correction Section

8 Bi-phase Recovery Section

9 CRC Processing Section

10 Error Generating Inclination Detecting Element

11 Error Correction Control Section

4s Wobble signal

5s FM recovery signal

6s ATIP signal

7s Corrected ATIP signal

8s Playback ATIP signal

9s Data signal

[Translation done.]